

Prácticas de Diseño de Sistemas de Memoria

José Flich, Jorge Real, Julio Sahuquillo

Departamento de Informática de Sistemas y Computadores (DISCA)

Escuela Técnica Superior de Informática Aplicada

Camino de Vera, s/n

46020 Valencia

e-mail: {jflich,jorge,jsahuqui}@disca.upv.es

Resumen

Los conocimientos a impartir en los estudios universitarios de Informática sobre el sistema de memoria se prestan a un aprendizaje por niveles, desde el conocimiento básico de una celda de bit hasta el diseño de un mapa de memoria. Como consecuencia, las prácticas que se diseñen para reforzar estos conocimientos también pueden seguir una organización y secuenciación por niveles.

Por esta razón se ha diseñado un conjunto de prácticas sobre el sistema de memoria, dentro del contexto de los estudios universitarios de Informática de la Universidad Politécnica de Valencia, para ser realizadas mediante una aproximación por niveles, empezando por el diseño de un chip de memoria, siguiendo por la construcción de un módulo de memoria a partir de chips y finalizando con el diseño de un mapa de memoria utilizando varios módulos de memoria de diferentes características.

En dichas prácticas se ha escogido la herramienta de diseño y simulación digital Xilinx. Esta herramienta posee una gran versatilidad y flexibilidad en todas las fases de la realización de un sistema electrónico digital, desde su diseño hasta su validación por simulación y posterior implementación. Además, el alumno también utiliza dicha herramienta en otras asignaturas de la titulación por lo que ya se encuentra familiarizado con ella. Por otra parte, Xilinx es una herramienta que podrá ser utilizada por el alumno en su cercano futuro profesional debido a su potencia y su gran aceptación.

En este artículo se describen brevemente las prácticas de diseño de sistemas de memoria que se han diseñado con Xilinx en el mencionado contexto docente.

1. Introducción

Aprovechando la puesta en marcha del plan de estudios de 2001, tanto en la Escuela Técnica Superior de Informática Aplicada (ETSIA) como en la Facultad de Informática (FI) de la Universidad Politécnica de Valencia, se realizó un esfuerzo para el planteamiento de nuevas prácticas así como el uso de nuevas herramientas para llevarlas a cabo.

En la unidad docente de Estructura del Computador (en concreto, en el seno de la asignatura Estructura y Tecnología de Computadores I) se optó por utilizar la nueva herramienta de simulación Xilinx [2] en sustitución de Cascad [1]. Esta herramienta es muy potente, pero también relativamente compleja, por lo que es aconsejable utilizarla en distintas asignaturas para amortizar el tiempo que conlleva su aprendizaje.

En la unidad docente de Estructura del Computador, la que nos ocupa, se cubre el estudio de las distintas unidades funcionales del computador, empezando en el primer curso de carrera con la asignatura Estructura de Computadores I de la ETSIA y Fundamentos de Computadores de la FI. En esta asignatura ya se han estudiado nociones básicas sobre Xilinx, por lo que en segundo curso ya se asumen conocidas.

Tanto en la asignatura de Estructura y Tecnología de Computadores II (ETC2) de la ETSIA como en la asignatura de Estructura del Computador (EC) de la FI se han desarrollado durante el presente curso prácticas de diseño de memorias. La asignatura ETC2 es una asignatura troncal de la titulación de Ingeniero Técnico en Informática de Sistemas (ITIS) y la asignatura EC es una asignatura obligatoria de la titulación de Ingeniero Superior en Informática (II).

Ambas asignaturas son anuales y en las dos se imparte la misma docencia. En particular, se imparten los conocimientos relacionados con los sistemas de memoria y de entrada/salida en el primer cuatrimestre, mientras que en el segundo cuatrimestre se imparten los conocimientos de unidades aritmético-lógicas y segmentación básica del procesador. Las prácticas realizadas en las sesiones de laboratorio han sido preparadas para ejercitar los contenidos teóricos estudiados en las sesiones de teoría.

En lo referente a los conceptos teóricos de memoria del computador, se plantea un aprendizaje por niveles. Es decir, el alumno debe, en primer lugar conocer las estructuras internas de funcionamiento de un chip básico de memoria, conociendo el diseño de la celda de memoria y de los circuitos de direccionamiento de celdas, así como el diseño de chips de memoria con organización interna 3D y su patillaje externo. Posteriormente se aborda el diseño de módulos de memoria a partir de la construcción por bloques, utilizando para ello los chips de memoria ya conocidos. Por último, el alumno compone un mapa de memoria a partir de sus especificaciones, utilizando para ello diferentes bloques de memoria y calculando e implementando las funciones de selección de cada módulo.

Durante todo este recorrido por niveles, el alumno también debe conocer la interconexión del procesador con la memoria, haciéndose hincapié en aspectos como la selección de octeto y de palabra por parte de la UCP y las señales de bus asociadas.

Por todo esto, las prácticas relacionadas con

el diseño de sistemas de memoria deben, por una parte, potenciar los conocimientos adquiridos en las clases teóricas, y por otra, deben orientarse al diseño de sistemas de memoria por niveles.

Además, se debe tender en las sesiones de laboratorio a la utilización de herramientas de trabajo de calidad profesional, en la medida de lo posible. Por un lado, la probabilidad de que el alumno trabaje en su futuro profesional con una herramienta de estas características va a ser alta, por lo que se le estará facilitando al alumno al mismo tiempo el aprendizaje de la herramienta. Por otro lado, una herramienta de calidad permitirá una adecuada implementación y evaluación de las tareas a realizar en la práctica, mejorando con ello su calidad.

Para la realización de las prácticas de diseño de sistemas de memoria, se había utilizado hasta el curso actual (en las asignaturas correspondientes del Plan de Estudios anterior) la herramienta de modelado y simulación de sistemas lógicos Cascad [1]. Aunque Cascad permitía realizar un diseño y su posterior simulación, también introducía una serie de inconvenientes que limitaban la realización de las prácticas por parte del alumno y su diseño mismo. Principalmente, Cascad limitaba el número de componentes que se podían utilizar en un esquemático (por ejemplo, solamente se podía modelar una memoria 2D de 16 bits con capacidad 16×1). Algunas prácticas, como por ejemplo la de diseño de módulos de memoria, no eran factibles. Además, las prácticas de diseño de mapas de memoria se debían simplificar para no utilizar módulos de memoria, debido a las limitaciones de la herramienta.

Los citados inconvenientes motivaron a que se utilizase una nueva herramienta de diseño que permitiese una mayor flexibilidad y capacidad para el diseño de tales prácticas. Dicha herramienta, como se ha mencionado, es la aplicación Xilinx.

Xilinx permite la realización de diseños lógicos sofisticados, tanto en la variedad de componentes que soporta por medio de la utilización de librerías, así como en el número de componentes que puede formar el sistema

definitivo. Por lo tanto, existe una mayor flexibilidad en el diseño de prácticas que motiven y permitan al alumno ejercitar verdaderamente los conocimientos adquiridos en las sesiones de teoría.

Xilinx permite además una simulación detallada de todo el circuito. Resulta muy interesante la posibilidad de incluir sondas de simulación en los propios esquemas, lo que permite una mejor evaluación del comportamiento y de las posibles causas de fallos en el diseño. Otro aspecto de interés es el hecho de que las simulaciones de Xilinx son en base a cronogramas, lo que permite ejercitar la lectura e interpretación de este tipo de diagramas. En Cascade resultaba necesario incluir en el circuito elementos ajenos a los objetivos de la práctica con el fin de facilitar la simulación de los circuitos (elementos de entrada de valores, relojes de simulación, etc.). Finalmente, otra característica muy interesante y útil de Xilinx es la posibilidad de utilizar dispositivos triestado, cosa imposible en Cascade y que nos obligaba también a utilizar circuitos adicionales (como puertas OR para unir todas las salidas de datos de las celdas de memoria).

A continuación se describen brevemente los contenidos de las asignaturas ETC2 y EC así como la planificación de las sesiones de laboratorio. Seguidamente se profundiza en las prácticas de diseño de sistemas de memorias. Por último, se finaliza con las conclusiones del artículo.

2. Las asignaturas

Como se ha comentado anteriormente, las asignaturas ETC2 y EC se imparten en titulaciones diferentes. Sin embargo, ambas asignaturas cubren los mismos contenidos teóricos y prácticos y tienen el mismo número de créditos.

Los objetivos de ambas asignaturas son proporcionar una visión completa del computador, estudiando todas sus unidades funcionales. Esto es, la unidad de memoria, la unidad de entrada/salida, los periféricos y buses y los circuitos aritméticos y sus prestaciones. Asimismo, también es su objetivo dar a conocer los

aspectos de procesadores y computadores actuales para la mejora de las prestaciones.

Ambas asignaturas constan de 6 créditos teóricos y 6 créditos de prácticas, estos últimos desglosados en 3 de problemas (se imparten junto a los créditos teóricos) y 3 de laboratorio. En la Tabla 1 se puede apreciar la organización de los contenidos teóricos que se imparten.

Los contenidos teóricos se distribuyen en cuatro bloques temáticos. En los dos primeros bloques se tratan los sistemas de memoria y de E/S. El tercer bloque temático se centra en la unidad aritmética de enteros y de coma flotante, y el último bloque en aspectos de segmentación de procesadores y técnicas actuales de mejora de las prestaciones.

Bloque	Tema	Créd
Memoria	T1. El sistema de memoria	0,3
	T2. Diseño del sistema de memoria	1
	T3. Jerarquía de memoria	1
E/S	T4. Gestión de la entrada y salida	0,9
	T5. Buses del computador	1,2
	T6. Dispositivos de entrada y salida	0,4
ALU	T7. Suma y resta de enteros	0,6
	T8. Multiplicación y división de enteros	0,8
	T9. Unidad aritmética de coma flotante	0,4
Procesadores actuales	T10. Introducción a la segmentación	0,6
	T11. Procesador segmentado	1,2
	T12. Ej. procesadores actuales	0,6

Tabla 1. Contenidos teóricos

3. Las prácticas de diseño de sistemas de memoria

Las prácticas se distribuyen en los mismos bloques temáticos, aunque en este artículo nos centraremos en las relacionadas con la memoria principal del primer bloque temático. Se han diseñado tres prácticas relacionadas con el diseño de sistemas de memoria.

3.1. Práctica 1. Circuitos de Memoria.

En la primera práctica, el alumno realiza su primer diseño de una memoria. Es por ello, que se diseña una chip de memoria sencillo con organización 3D y con capacidad de 16×4 . Para ello, el alumno debe realizar un diseño por niveles. En el primer nivel, el alumno implementa una celda de bit utilizando un

biestable y las puertas necesarias. La Figura 1 muestra el diseño. En el segundo nivel, el alumno implementa un plano de la memoria. Para ello, se reutilizan 16 celdas de memoria conectadas de la forma apropiada. La Figura 2 muestra el diseño de un plano de memoria. Por último, el alumno implementa el último nivel de la memoria. En este caso, el alumno conecta de la forma apropiada cuatro planos de memoria. La Figura 3 muestra el diseño del último nivel.

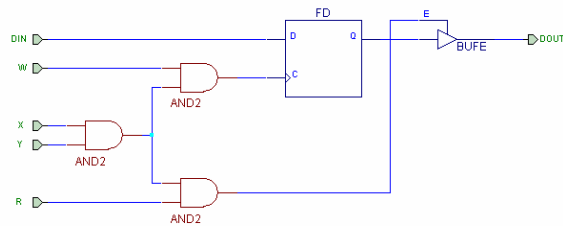


Figura 1. Diseño de una celda de memoria con Xilinx. Legenda: R es la señal de lectura, W es la señal de escritura, X e Y son las señales de selección de celda, DIN es el bit a escribir, DOUT es el bit leído. El circuito FD es un biestable de tipo D y BUFE es un buffer triestado.

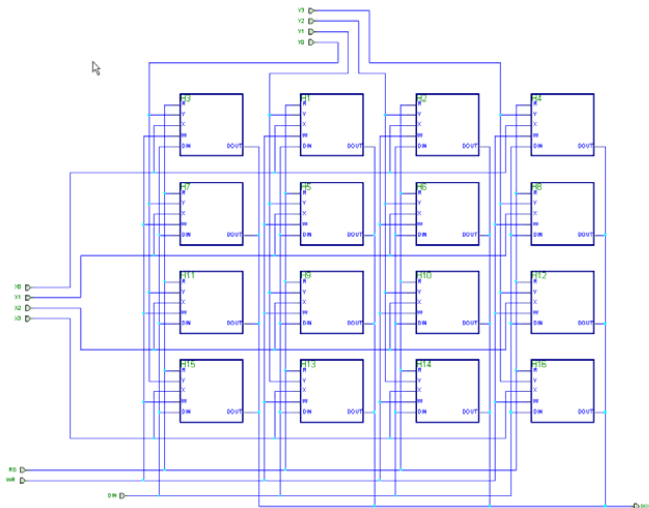


Figura 2. Diseño de un plano de memoria con Xilinx. Legenda: RD es la señal de lectura, WR es la señal de escritura, X_i e Y_j son las señales de selección de la celda, DIN es el bit a escribir, DOUT es el bit leído.

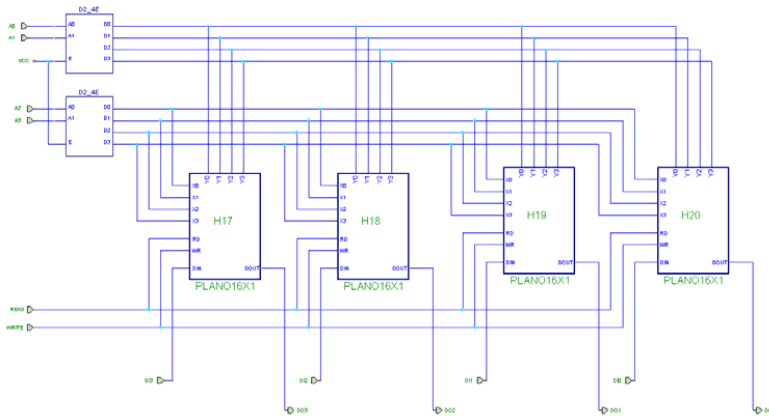


Figura 3. Diseño de una memoria 16 x 4. . Leyenda: READ es la señal de lectura, WRITE es la señal de escritura, A0A1 son los bits de selección de columna del plano, A2A3 son los bits de selección de fila del plano, Di es el dato i a escribir, DO i es el bit i leído.

En esta primera práctica se evalúa el diseño del chip memoria implementado por medio del simulador de Xilinx. Para ello, el alumno debe realizar diferentes accesos tanto de lectura como de escritura a diferentes direcciones del chip de memoria y comprobar el correcto funcionamiento de éste, poniendo en juego las señales de dirección, datos, lectura y escritura del circuito diseñado y observando los cronogramas resultantes.

3.2. Practica 2. Módulos de Memoria.

En la segunda práctica de diseño de sistemas de memoria, el alumno implementa un módulo de memoria a partir de chips de memoria. En concreto, el alumno debe implementar una memoria de 128×16 (128 palabras de 16 bits) a partir de chips de memoria de 32×8 previamente construidos y similares al construido por el alumno en la práctica anterior. Al mismo tiempo, se debe conectar dicha memoria a una UCP con bus de datos de 16 bits. Para realizar esta práctica, el alumno debe, en primer lugar, calcular la organización interna del módulo (número de filas y columnas) y el conexionado

con la UCP. Para esto, debe tener en cuenta el direccionamiento de octetos del procesador, diseñando además un circuito combinacional que genere las líneas de selección de octeto a partir de la dirección (par o impar) y del tipo de acceso (octeto o palabra) que realice la UCP.

Para comprobar el correcto funcionamiento del módulo de memoria, se deben simular diferentes accesos al módulo, tanto de lectura como de escritura, comprobando que estas operaciones se realicen correctamente. En la Figura 4 se puede ver la salida del simulador Xilinx donde se realizan dos accesos de escritura de palabra en el módulo (direcciones 64h y 66h), seguido de dos accesos de lectura de palabra en las mismas direcciones de memoria.

En esta práctica también se ejercita el concepto de direccionamiento de octetos y palabras. En concreto, se deben realizar diferentes tipos de acceso (lectura y escritura de octetos o palabras en direcciones pares o impares) y analizar los resultados obtenidos por inspección del cronograma.

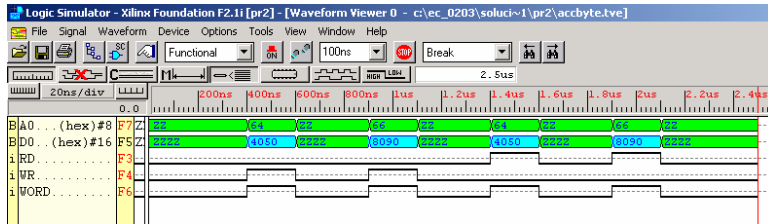


Figura 4. Simulación por Xilinx de un módulo de memoria: dos escrituras de palabras de 16 bits seguidas de dos lecturas en las mismas direcciones.

Asimismo, el alumno también utiliza el simulador (en concreto incluyendo sondas de simulación en los esquemas) para identificar los chips de memoria que son accedidos, dentro del módulo, para unas determinadas direcciones de memoria.

3.3. Practica 3. Mapas de Memoria.

En la tercera práctica sobre diseño de sistemas de memoria, se utilizan módulos de memoria ya preparados de diferente capacidad para implemen-

tar un mapa de memoria. En primer lugar se debe calcular *a lápiz* sobre el boletín de prácticas las funciones de selección para un mapa de memoria dado. Una vez calculadas deben implementarse en un módulo de selección. Se realizan dos implementaciones del mapa: una usando puertas lógicas a partir de las funciones de selección calculadas, y otra haciendo uso de un decodificador del tamaño adecuado. En la Figura 5 se puede apreciar el diseño inicial del mapa de memoria.

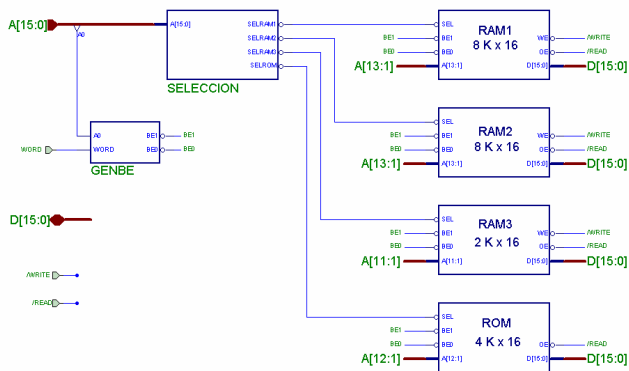


Figura 5. Práctica sobre el diseño de un mapa de memoria.

Para comprobar el circuito, el alumno debe emitir diversos accesos con direcciones diferentes comprobando con el mapa de memoria la correcta selección del módulo adecuado. Los módulos de memoria se entregan ya prediseñados y con un contenido por defecto (utilizando la herramienta LogiBlox de Xilinx). De esta forma es muy sencillo comprobar el funcionamiento del circuito de selección: la lectura en una dirección del módulo n siempre debe entregar un valor n . En caso contrario, el circuito de selección no es correcto.

4. Conclusiones

En el presente artículo se han descrito las prácticas que sobre el sistema de memoria se han elaborado en las asignaturas de Estructura y Tecnología de Computadores II de la titulación de Ingeniero Técnico en Informática de Sistemas y en Estructura del Computador de la titulación de Ingeniero en Informática, ambas titulaciones de la Universidad Politécnica de Valencia.

Dichas prácticas han sido elaboradas tomando como herramienta de diseño y evaluación la herramienta Xilinx. Los principales motivos para dicha elección han sido:

1. La herramienta permite una gran flexibilidad en el diseño de sistemas con un elevado número de componentes. Así como en el agrupamiento, movimiento de objetos etc.
2. La herramienta es utilizada en asignaturas de la misma titulación, por lo que el alumno amortiza el tiempo invertido para estudiarla.
3. Permite definir jerárquicamente componentes propios.

4. La herramienta permite una gran flexibilidad en la evaluación por medio de simulación, lo que permite una rápida comprobación del correcto funcionamiento de los diseños realizados.
5. Incorpora librerías de chips reales por lo que el alumno trabaja directamente con ellos. Esta faceta, incentiva al alumno a la preparación y realización de las prácticas.
6. Podrá ser utilizada en un futuro cercano en la vida profesional del alumno.
7. Existe una versión para estudiantes disponible libremente.

La realización de las prácticas por niveles en sentido de complejidad creciente reutilizando los objetos que el alumno ha diseñado en prácticas anteriores, por ejemplo, la celda básica de un bit, es un aliciente en la preparación y realización de las prácticas por parte del alumno.

Por último cabe mencionar que las prácticas descritas se han realizado por primera vez durante el primer cuatrimestre del presente curso académico. Los resultados han sido satisfactorios ya que han sido aceptadas de buen grado por parte del alumnado. Muchos de ellos han solicitado una copia de la herramienta para realizar una preparación previa o realizar por iniciativa propia cuestiones optativas y de ampliación de la práctica.

Tal vez el inconveniente más señalado es su complejidad, pero esta desventaja a priori queda paliada por la reutilización de Xilinx en otras asignaturas de la carrera.

Referencias

- [1] Computer Assisted Simulation for Circuit Analysis & Design (CASCAD). Reference Manual. Edusoft.
- [2] Página Web de Xilinx, <http://www.xilinx.com>